

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

CERTIFICATE OF TRANSLATION

As a below named translator, I hereby declare that my residence and citizenship are as stated below next to my name and I hereby certify that I am conversant with both the English and Korean languages and the document enclosed herewith is a true English translation of the Priority Document with respect to the Korean patent application No. **2000-14355** filed on **March 21, 2000**.

NAME OF THE TRANSLATOR : Ji-Hoi KIM

SIGNATURE :

Date : December 30, 2003

A handwritten signature in cursive script, appearing to read 'Ji-Hoi Kim', is written over a horizontal line.

RESIDENCE : MIHWA BLDG., 110-2, MYONGRYUN-DONG 4-GA,
CHONGRO-GU, SEOUL 110-524, KOREA

CITIZENSHIP : REPUBLIC OF KOREA

**THE KOREAN INTELLECTUAL
PROPERTY OFFICE**

This is to certify that annexed hereto is a true copy from the records of the Korean Intellectual property Office of the following application as filed

Application Number : Korean Patent Application No. 2000-14355

Date of Application : March 21, 2000

Applicant(s) : Samsung Electronics Co., Ltd.

March 21, 2001

COMMISSIONER

[ABSTRACT OF THE DISCLOSURE]

[ABSTRACT]

Disclosed are an apparatus and method for encoding reverse rate indicator (RRI) information indicating a data rate change during service in a CDMA communication system that services data at a variable data rate. The apparatus comprises a codeword generator for puncturing symbols, at specific positions, of a first codeword corresponding to the RRI, and generating a second codeword, a symbol repeater for symbol-repeating the second codeword as many times as pre-set, and a symbol puncturer for puncturing symbols, at predetermined positions, out of symbols output from the symbol repeater, and generating code symbols. A decoding apparatus according to the present invention comprises a symbol accumulator for accumulating symbols included in the receiving information and outputting a predetermined number of symbols, a zero inserter for inserting 0 to symbols output from the symbol accumulator and outputting a symbol sequence having a predetermined number of symbols, and a decoder for decoding the symbol sequence and outputting the RRI.

[REPRESENTATIVE FIGURE]

Fig. 4

[INDEX]

HDR System, RRI, Encoding, Decoding

[TITLE OF THE INVENTION]

ENCODING/DECODING DEVICE AND METHOD OF REVERSE RATE
INDICATOR INFORMATION IN A CDMA COMMUNICATION SYSTEM

5 **[BRIEF DESCRIPTION OF THE DRAWINGS]**

FIG. 1 is a block diagram of a transmitter for a mobile station in an HDR system according to the present invention;

FIG. 2 is a block diagram of a receiver for a base station in an HDR system according to the present invention;

10 FIG. 3 is a view illustrating a relationship between information bits and code symbols in a conventional (8, 3) orthogonal encoder;

FIG. 4 is a block diagram of an encoding apparatus for a transmitter of a mobile station according to an embodiment of the present invention;

15 FIG. 5 is a block diagram of a decoding apparatus for a receiver of a base station according to an embodiment of the present invention; and

FIG. 6 is a block diagram of an encoding apparatus for a transmitter of a mobile station according to another embodiment of the present invention.

[DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENT]

20 **[OBJECT OF THE INVENTION]**

[RELATED FIELD AND PRIOR ART OF THE INVENTION]

The present invention relates generally to an encoding apparatus and method in a CDMA communication system, and in particular, to an apparatus and method for encoding/decoding reverse rate indicator (RRI) information.

25

Research has actively been made on high-rate transmission of frames in a CDMA (Code Division Multiple Access) mobile communication system. A system with a channel structure for high-rate frame transmission is called an HDR (High Data Rate) system.

The HDR system transmits data frames at a fixed data rate or at a variable data rate. Since a data rate may be changed in variable rate services, the structure of frames (code rate, code repetition, etc.) determined by the transmission rate should be known to a receiver.

5

A so-called "RRI (Reverse Rate Indicator)" provides the structure of a frame currently being transmitted when frames are transmitted at different rates. Services at different rates are reliably provided by the RRI. An example RRI use is illustrated in FIG. 1.

10

FIG. 1 is a block diagram of a transmitter for a mobile station in an HDR system that transmits data frames.

Referring to FIG. 1, an encoder 100 encodes RRI information bits and
 15 outputs code symbols. When three RRI information bits expressed in "0s" and "1s" are input to the encoder 100, the encoder 100 encodes the RRI information bits with (8, 3) orthogonal codes, and outputs eight code symbols expressed in "0s" and "1s". A repeater 110 repeats the code symbols 64 times and outputs a total of 512 symbols ($=64 \times 8$). A signal mapper 120 converts 0s and 1s to 1s and
 20 -1s, respectively. The converted symbols from the signal mapper 120 are input to a multiplier 130. The multiplier 130 maintains a first half of the 512 symbols while it multiplies a second half of the 512 symbols by "-1". A multiplier 135 multiplies the symbols output from the multiplier 130 by the converted chips (+1, +1, +1, +1) of Walsh code #0 of length 4. The multiplier 135 also spreads the
 25 symbols and output the spread symbols in chip units. A multiplexer (MUX) 140 time-multiplexes the chip-basis symbols with other signals 1 and 2. An output signal I' of the multiplexer 140 and a data signal Q' are applied to the input of a complex spreader 150. The complex spreader 150 complex-multiplies the signals I' and Q' by PN spreading codes PNI and PNQ. That is, the complex

spreader 150 multiplies an input signal $(I' + jQ')$ by a PN spreading code $(PNI + jPNQ)$ and outputs a real component signal I and an imaginary component signal Q. Baseband filters 160 and 165 modulate the real component signal I and the imaginary component signal Q, respectively, at baseband. Multipliers 170 and 175 multiply the real component signal I and the imaginary component signal Q received from the baseband filters 160 and 165 by carriers $\cos(2\pi fct)$ and $\sin(2\pi fct)$, respectively. A summer 180 sums the multiplication results and outputs the sum as a transmission signal.

FIG. 2 is a block diagram of a receiver, which is the counterpart of the transmitter of FIG. 1, for a base station in an HDR system that transmits data frames.

Referring to FIG. 2, multipliers 270 and 275 multiply an input signal by $\cos(2\pi fct)$ and $\sin(2\pi fct)$, respectively. Matching filters 260 and 265 filter the multiplication results of the multipliers 270 and 275. After despreading the filtered signals, a complex despreaders 250 outputs a real component signal I and an imaginary component signal Q. A demultiplexer 240 time-demultiplexes the signal I' into other signals 1 and 2 and a signal for an RRI. An accumulator 235 accumulates the RRI signal on a 4-chip basis and outputs 512 symbols. The accumulated symbols from the accumulator 235 are input to a multiplier 230. The multiplier 230 maintains a first half of the 512 symbols while it multiplies a second half of the 512 symbols by "-1". A symbol accumulator 210 symbol-accumulates the symbols output from the multiplier 230 64 times. The symbol accumulator 210 is the counterpart of the repeater 110, which repeats one symbol 64 times, shown in FIG. 1. A decoder 200, the counterpart of the encoder 100 of FIG. 1, decodes eight symbols received from the symbol accumulator 210 and outputs RRI information bits. If the encoder 100 is an (8, 3) orthogonal encoder, the decoder 200 can calculate an inverse fast Hadamard transform.

As described above, as the RRI value is expressed in a three-bit basis (7 combinations) according to a combination of services, it may be expressed in 0~7 combinations. The RRI is essential information to interpretation of service frames in a receiver. Therefore, if a transmission error occurs, the receiver cannot interpret the service frames reliably. To allow the receiver to correct the transmission error in the RRI, the RRI is usually error correction coded.

FIG. 3 illustrates an example of the encoder 100 shown in FIG. 1. In FIG. 3, codewords output when error correction coding each of the RRI values expressed in the three-bit basis are illustrated. For example, the encoder 100 can be a memory for storing a series of RRI values and their codewords after error correction coding.

As shown in FIG. 3, the RRI values from 0 to 7 are expressed in three binary bits ranging from 000 to 111. An (8, 3) orthogonal encoder 300 outputs an eight-symbol RRI codeword for the input of an RRI value. That is, a three-bit RRI value is input to the encoder 100 and a code of length 8 is selected from a memory (or another storage) according to the input RRI value. A code stored in the memory may be (8, 8) orthogonal code. A minimum distance between codes is 4 in the orthogonal encoder 300. After the code symbols are repeated 64 times in the repeater 110 of FIG. 1, the minimum distance is 256 ($=4 \times 64$) from the viewpoint of a (512, 3) code.

The error correction capability of binary linear codes is determined by the minimum distance between linear codes. For details of a minimum distance between binary linear codes as optimum codes, see "An Updated Table of Minimum-Distance Bounds for Binary Linear Codes", A. E. Brouwer and Tom Verhoeff, IEEE Transactions on Information Theory, Vol. 39, No. 2, March 1993.

If a transmitted RRI value is three bits and an output codeword is 512 bits, the minimum distance between codes required for optimum codes is 292 according to the above document. However, since the minimum distance between codes in the conventional encoding apparatus is 256, no optimum codes
5 exist for error correction coding. Thus, the probability of the RRI having errors is great in the same channel environment. In addition, if data frames are decoded based on a wrong data rate due to errors in the RRI, the error rate of the data frames will increase. Therefore, it is important to minimize an error rate in an error correction encoder.

10

[SUBSTANTIAL MATTER OF THE INVENTION]

It is, therefore, an object of the present invention to provide an apparatus and method for encoding/decoding RRI in an HDR system.

15 It is another object of the present invention to provide an encoding/decoding apparatus and method that can reduce the error rate of RRI in the same channel environment in an HDR system.

It is a further object of the present invention to provide an
20 encoding/decoding apparatus and method that enable accurate determination of a variable data rate of data frames in an HDR system.

To achieve the above and other objects, there is provided an apparatus for encoding/decoding reverse rate indicator (RRI) information indicating a data
25 rate change during service in a CDMA communication system that services data at a variable data rate.

The encoding apparatus according to one aspect of the present invention comprises a codeword generator for puncturing symbols, at specific positions, of

a first codeword corresponding to the RRI, and generating a second codeword, a symbol repeater for symbol-repeating the second codeword as many times as pre-set, and a symbol puncturer for puncturing symbols, at predetermined positions, out of symbols output from the symbol repeater, and generating code symbols.

5

The encoding apparatus according to another aspect of the present invention comprises a codeword generator for puncturing symbols, at specific positions, of a first codeword corresponding to the RRI, and generating a second codeword, and a symbol repeater for symbol-repeating the second codeword as
10 many times as pre-set, and generating code symbols being made up of a predetermined number of symbols out of the repeated symbols.

The encoding apparatus according to a further aspect of the present invention comprises a symbol accumulator for accumulating symbols included in
15 the receiving information and outputting a predetermined number of symbols, a zero inserter for inserting 0 to symbols output from the symbol accumulator and outputting a symbol sequence having a predetermined number of symbols, and a decoder for decoding the symbol sequence and outputting the RRI.

20 [CONSTRUCTION AND OPERATION OF THE INVENTION]

Preferred embodiments of the present invention will be described hereinbelow with reference to the accompanying drawings. In the following description, like elements are referred to by like reference numerals even if
25 not described in detail since they would obscure the invention in unnecessary detail.

The present invention generates optimum codes for encoding RRI information bit in a CDMA system that uses the RRI information bit indicating a

frame structure being currently transmitted. In the present invention, punctured (7, 3) orthogonal codes are used instead of the (8, 3) orthogonal codes of FIG. 3.

Principle of the Present Invention

5

For better understanding of the subject matter of the present invention, the relationship between error correction codes and error correction performance will be described below. The performance of linear error correction codes is measured by the Hamming distance distribution of their codewords. Hamming
10 distance refers to the number of non-zero symbols in a codeword. For a codeword "0111", the number of 1s in the codeword, namely, the Hamming distance of the codeword, is 3. The smallest of Hamming distances is called a minimum distance. It is well known that as the minimum distance increases, the error correction performance of the linear error correction codes becomes
15 excellent, as disclosed in "The Theory of Error-Correcting Codes", F. J. Macwilliams, N. J. A. Sloane, North-Holland.

First, a description will be made of Hamming distances and minimum distances for the conventional (8, 3) orthogonal codes and punctured (7, 3)
20 orthogonal codes according to the present invention. The (8, 3) orthogonal codes are illustrated in Table 1.

(Table 1)

	<u>input bits</u>	<u>codeword</u>	<u>Hamming distance</u>
25	000	00000000	0
	001	01010101	4
	010	00110011	4
	011	01100110	4
	100	00001111	4

101	01011010	4
110	00111100	4
111	01101001	4

5 As noted from Table 1, all codewords have 0s in their first columns, which has no influence on their Hamming distances. Therefore, although the (8, 3) codes are repeated 64 times, the repeated 64 symbols exert no influence on Hamming distances. Consequently, an optimum Hamming distance cannot be obtained.

10

On the other hand, codes with an optimum Hamming distance can be achieved by repeating (7, 3) codes 64 times, which are produced by puncturing the first columns of the (8, 3) codewords. Table 2 shows codewords of the punctured orthogonal codes.

15

(Table 2)

	<u>input bits</u>	<u>codeword</u>	<u>Hamming distance</u>
	000	0000000	4
	001	1010101	4
20	010	0110011	4
	011	1100110	4
	100	0001111	4
	101	1011010	4
	110	0111100	4
25	111	1101001	4

Now, codewords of length 32 will be focused on to compare the prior art with the present invention. For reference, an optimum minimum distance is 18 for (32, 3) codes in theory. After (8, 3) codes are repeated 3 times, the resulting

codewords of length 32 are shown as follows.

(Table 3)

Input Bits	Codeword	Hamming Distance
000	00000000 00000000 00000000 00000000	0
001	01010101 01010101 01010101 01010101	$4 \times 4 = 16$
010	00110011 00110011 00110011 00110011	$4 \times 4 = 16$
011	01100110 01100110 01100110 01100110	$4 \times 4 = 16$
100	00001111 00001111 00001111 00001111	$4 \times 4 = 16$
101	01011010 01011010 01011010 01011010	$4 \times 4 = 16$
110	00111100 00111100 00111100 00111100	$4 \times 4 = 16$
111	01101001 01101001 01101001 01101001	$4 \times 4 = 16$

5 It is noted from Table 3 that the columns with bold 0s (i.e., the first columns of the repeated codewords) occur four consecutive times without influencing the Hamming distances of the codewords after repetition of the (8, 3) orthogonal codes. Therefore, the minimum distance is 16, not optimum.

10 In table 4, the (7, 3) codes obtained by puncturing all-0s columns of the orthogonal codes are repeated five times, three bold underlined columns in the fifth repetition are punctured, and codeword of length 32 are produced.

(Table 4)

Input Bits	Codeword	Hamming Distance
000	00000000 00000000 00000000 00000000 <u>000</u> 0000	0
001	10101010 10101010 10101010 10101010 <u>101</u> 0101	$4 \times 4 + 2 = 18$
010	01100110 01100110 01100110 01100110 <u>011</u> 0011	$4 \times 4 + 2 = 18$

011	1100110 1100110 1100110 1100110 <u>1100</u> 110	$4 \times 4 + 2 = 18$
100	0001111 0001111 0001111 0001111 <u>000</u> 1111	$4 \times 4 + 4 = 20$
101	1011010 1011010 1011010 1011010 <u>101</u> 1010	$4 \times 4 + 2 = 18$
110	0111100 0111100 0111100 0111100 <u>011</u> 1100	$4 \times 4 + 2 = 18$
111	1101001 1101001 1101001 1101001 <u>110</u> 1001	$4 \times 4 + 2 = 18$

As noted from Table 4, codes with a minimum distance of 18 can be formed by repeating the punctured (7, 3) codes. The Hamming distance distribution of the codewords varies according to the positions of the punctured symbol columns. The best performance is obtained by puncturing symbols at the positions shown in Table 4. As shown in Table 4, the first, second, and third columns of each fifth repeated codeword are punctured in the punctured (7, 3) codes. Since the codewords result from repetition of punctured (7, 3) codewords, the Hamming distance distribution is unchangeably acquired if the first columns of any other repeated codewords are punctured instead of the first columns of the fifth repeated codewords. For example, when the 1st, 16th ($=7 \times 2 + 2$), and 31st ($=7 \times 4 + 3$) columns are punctured instead of the first, second, and third columns of each fifth repeated codeword of the punctured (7, 3) codewords, the above Hamming distance distribution results.

15

As stated before, the present invention pertains to an optimum code generation method obtained by repeating punctured (7, 3) orthogonal codes and an optimum encoder for encoding RRI in a CDMA system that uses RRI bits using the method.

20

A description of embodiments of an RRI encoding apparatus and an RRI decoding apparatus in a CDMA system that uses RRI bits according to the present invention will be given hereinbelow.

First Embodiment

An optimum (256, 3) code generation method and an RRI encoding apparatus using optimum (256, 3) codes will be focused on in the first embodiment. More specifically, (256, 3) codes are generated by repeating punctured (7, 3) codes 37 times and puncturing part of the resulting 259 symbols (=7×37) at such positions to make a minimum distance optimum. The puncturing position indicates a code for puncturing the three bold underlined symbols of the 259 symbols (=7×37), that is, the 1st, 128th, and 255th symbols as shown in Table 5. The positions of symbols to be punctured are determined by $n1 \times 7 + 1$, $n2 \times 7 + 2$, and $n3 \times 7 + 3$ ($0 \leq n1, n2, n3 \leq 37$).

(Table 5)

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21
22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42
43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59	60	61	62	63
64	65	66	67	68	69	70	71	72	73	74	75	76	77	78	79	80	81	82	83	84
85	86	87	88	89	90	91	92	93	94	95	96	97	98	99	100	101	102	103	104	105
106	107	108	109	110	111	112	113	114	115	116	117	118	119	120	121	122	123	124	125	126
127	<u>128</u>	129	130	131	132	133	134	135	136	137	138	139	140	141	142	143	144	145	146	147
148	149	150	151	152	153	154	155	156	157	158	159	160	161	162	163	164	165	166	167	168
169	170	171	172	173	174	175	176	177	178	179	180	181	182	183	184	185	186	187	188	189
190	191	192	193	194	195	196	197	198	199	200	201	202	203	204	205	206	207	208	209	210
211	212	213	214	215	216	217	218	219	220	221	222	223	224	225	226	227	228	229	230	231
232	233	234	235	236	237	238	239	240	241	242	243	244	245	246	247	248	249	250	251	252
253	254	<u>255</u>	256	257	258	259														

The (256, 3) codes become optimum codes with a minimum distance of 146 (= (4×36)+2) by puncturing the bold underlined symbols in Table 5. An RRI encoding apparatus using the (256, 3) codes, a transmitter with the encoding apparatus, and a receiver being the counterpart of the transmitter will be described below.

It is assumed that three RRI information bits expressed in 0s and 1s are applied to the input of an encoder 100 in FIG. 1. According to the present invention, the encoder 100 is constituted as shown in FIG. 4.

5 FIG. 4 is a block diagram of an encoding apparatus, which is an encoder 100 of FIG. 1, of a transmitter of a mobile station according to an embodiment of the present invention.

Referring to FIG. 4, an encoder 400 encodes three RRI information bits
10 with punctured (7, 3) orthogonal codes shown in Table 2 and outputs seven code symbols. A symbol repeater 410 repeats the code symbols 37 ($=\lfloor 256/7 \rfloor$) times and outputs 259 repeated code symbols. A symbol puncturer 420 punctures the 1st, 128th ($=(7 \times 18) + 2$), and 255th ($=(7 \times 37) + 3$) symbols of the 259 symbols and outputs 256 symbols. The code symbols output from the symbol puncturer 420
15 of the encoder 100 are input to the repeater 110 in FIG. 1.

Referring to Fig. 1 again, the repeater 110 repeats the code symbols output from the symbol puncturer 420 2 times and outputs a total of 512 ($=2 \times 256$) repeated symbols. The signal mapper 120 converts 0s and 1s to 1s and
20 -1s, respectively. The converted symbols are applied to a multiplier 130. The multiplier 130 maintains a first half of the 512 symbols while it multiplies a second half of the 512 symbols by "-1". A multiplier 135 multiplies the symbols output from the multiplier 130 by the converted chips (+1, +1, +1, +1) of Walsh code #0 of length 4 for spreading, and outputs the spread symbols in chip units.
25 A multiplexer 140 time-multiplexes the symbols in chips units with other signals 1 and 2. An output signal I' of the multiplexer 140 and a data signal Q' are input to a complex spreader 150. The complex spreader 150 complex-multiplies the signals I' and Q' by PN spreading codes PNI and PNQ. That is, the complex spreader 150 multiplies an input signal ($I' + jQ'$) by a PN spreading code

($PNI + jPNQ$) and outputs a real component signal I and an imaginary component signal Q. Baseband filters 160 and 165 modulate the real component signal I and the imaginary component signal Q in a baseband, respectively. Multipliers 170 and 175 multiply the filtered real component signal I and the filtered imaginary component signal Q received from the baseband filters 160 and 165 by carriers $\cos(2\pi fct)$ and $\sin(2\pi fct)$, respectively. A summer 180 sums the multiplication results and outputs the sum as a transmission signal.

A receiver of FIG. 2 receives the transmission signal output from the transmitter including the encoding apparatus shown in FIG 4.

Referring to FIG. 2, multipliers 270 and 275 multiply an input signal by $\cos(2\pi fct)$ and $\sin(2\pi fct)$, respectively. Matching filters 260 and 265 filter the multiplication results of the multipliers 270 and 275. A complex despreaders 250 despreads the filtered signals from the matching filters 260 and 265 and outputs I component signal and Q component signal. A demultiplexer 240 time-demultiplexes the signal I' into other signals 1 and 2 and a signal for an RRI. An accumulator 235 accumulates the RRI signal on a 4-chip basis and outputs 512 symbols. The accumulated symbols from the accumulator 235 are input to a multiplier 230. The multiplier 230 maintains a first half of the 512 symbols while it multiplies a second half of the 512 symbols by "-1". The symbol accumulator 210 symbol-accumulates symbols output from the multiplier 230 2 times. The symbol accumulator 210 is the counterpart of the repeater 110 being repeating a symbol shown in FIG. 1 2 times. A decoder 200 being the counterpart of the encoder 100 shown in FIG. 1 decodes 256 symbols output from the symbol accumulator 210.

FIG. 5 is a block diagram of a decoding apparatus used as the decoder 200 shown in FIG. 2 for the receiver in a base station according to the present

invention.

Referring to FIG. 5, for the input of 256 symbols, a symbol accumulator 500 as the counterpart of the symbol repeater 410 and the symbol puncturer 420 shown in FIG. 4 outputs 7 symbols. A zero inserter 510 inserts 0 before the 7 symbols and outputs 8 symbols in the form of Walsh codes. For example, if 7 symbols c1, c2, c3, c4, c5, c6, c7 are applied to the input of the zero inserter 510, 0 is added before the symbol sequence and 8 symbols, 0, c1, c2, c3, c4, c5, c6, c7 are output. An IFHT (Inverse Fast Hadamard Transformer) 520 decodes the 8 symbols by inverse fast Hadamard transform and outputs decoded bits.

Second Embodiment

A (256, 3) code generation method and an RRI encoding apparatus using the (256, 3) code will be focused on in the second embodiment which is different from the first embodiment in a puncturing position.

More specifically, the (256, 3) code generation method in the second embodiment refers to a method that uses only the 256 symbols by repeating punctured (7, 3) codes but does not use the other 3 symbols. The puncturing position indicates a code for puncturing the three bold underlined symbols of the 259 symbols ($=7 \times 37$), that is, the 257th, 258th, and 259th symbols, as shown in Table 6. Here, a symbol repeater 610 of FIG. 6 having a symbol counter cannot generate the 257th, 258th, and 259th symbols. However, it can also puncture them using a separate puncturer.

(Table 6)

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21
22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42
43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59	60	61	62	63

64 65 66 67 68 69 70 71 72 73 74 75 76 77 78 79 80 81 82 83 84
 85 86 87 88 89 90 91 92 93 94 95 96 97 98 99 100 101 102 103 104 105
 106 107 108 109 110 111 112 113 114 115 116 117 118 119 120 121 122 123 124 125 126
 127 128 129 130 131 132 133 134 135 136 137 138 139 140 141 142 143 144 145 146 147
 5 148 149 150 151 152 153 154 155 156 157 158 159 160 161 162 163 164 165 166 167 168
 169 170 171 172 173 174 175 176 177 178 179 180 181 182 183 184 185 186 187 188 189
 190 191 192 193 194 195 196 197 198 199 200 201 202 203 204 205 206 207 208 209 210
 211 212 213 214 215 216 217 218 219 220 221 222 223 224 225 226 227 228 229 230 231
 232 233 234 235 236 237 238 239 240 241 242 243 244 245 246 247 248 249 250 251 252
 10 253 254 255 256 257 258 259

If the bold underlined symbols are punctured or they are not generated as shown in Table 6, a minimum distance of the (256, 3) code is 145 ($= (4 \times 36) + 1$). Although performance of the second embodiment is decreased compared with
 15 that of the first embodiment in view of a minimum distance, the second embodiment like the first embodiment can reduce the hardware complexity by not using a puncturer. An RRI encoding apparatus using the (256, 3) codes, a transmitter with the encoding apparatus, and a receiver being the counterpart of the transmitter will be described below.

20

It is assumed that three RRI information bits expressed in 0s and 1s are applied to the input of the encoder 100 in FIG. 1. According to the present invention, the encoder 100 is constituted as shown in FIG. 6.

25

FIG. 6 is a block diagram of an encoding apparatus used as the encoder 100 shown in FIG. 1 for the transmitter in a mobile according to the second embodiment of the present invention.

Referring to FIG. 6, three RRI information bits are input to an encoder
 30 600. The encoder 600 encodes the three RRI information bits with punctured (7, 3) orthogonal codes shown in Table 2 and outputs seven code symbols. The

symbol repeater 610 repeats the code symbols and outputs 256 repeated code symbols. The code symbols output from the symbol repeater 610 are input to the repeater 110 shown in FIG. 1.

5 Referring to Fig. 1 again, the repeater 110 repeats the code symbols output from the symbol puncturer 420 2 times and outputs a total of 512 ($=2 \times 256$) repeated symbols. The signal mapper 120 converts 0s and 1s to 1s and -1s, respectively. The converted symbols are applied to a multiplier 130. The multiplier 130 maintains a first half of the 512 symbols while it multiplies a
 10 second half of the 512 symbols by "-1". A multiplier 135 multiplies the symbols output from the multiplier 130 by the converted chips (+1, +1, +1, +1) of Walsh code #0 of length 4 for spreading, and outputs the spread symbols in chip units. A multiplexer 140 time-multiplexes the symbols in chips units with other signals 1 and 2. An output signal I' of the multiplexer 140 and a data signal Q' are input
 15 to a complex spreader 150. The complex spreader 150 complex-multiplies the signals I' and Q' by PN spreading codes PNI and PNQ. That is, the complex spreader 150 multiplies an input signal $(I' + jQ')$ by a PN spreading code $(PNI + jPNQ)$ and outputs a real component signal I and an imaginary component signal Q. Baseband filters 160 and 165 modulate the real component signal I and
 20 the imaginary component signal Q in a base band, respectively. Multipliers 170 and 175 multiply the filtered real component signal I and the filtered imaginary component signal Q received from the baseband filters 160 and 165 by carriers $\cos(2\pi fct)$ and $\sin(2\pi fct)$, respectively. A summer 180 sums the multiplication results and outputs the sum as a transmission signal.

25

A receiver of FIG. 2 receives the transmission signal output from the transmitter including the encoding apparatus shown in FIG 4.

Referring to FIG. 2, multipliers 270 and 275 multiply an input signal by

cos($2\pi fct$) and sin($2\pi fct$), respectively. Matching filters 260 and 265 filter the multiplication results of the multipliers 270 and 275. A complex despreaders 250 despreads the filtered signals from the matching filters 260 and 265 and outputs I component signal and Q component signal. A demultiplexer 240 time-
5 demultiplexes the signal I' into other signals 1 and 2 and a signal for an RRI. An accumulator 235 accumulates the RRI signal on a 4-chip basis and outputs 512 symbols. The accumulated symbols from the accumulator 235 are input to a multiplier 230. The multiplier 230 maintains a first half of the 512 symbols while it multiplies a second half of the 512 symbols by "-1". The symbol
10 accumulator 210 symbol-accumulates symbols output from the multiplier 230 2 times. The symbol accumulator 210 is the counterpart of the repeater 110 being repeating a symbol shown in FIG. 1 2 times. A decoder 200 being the counterpart of the encoder 100 shown in FIG. 1 decodes 256 symbols output from the symbol accumulator 210.

15

FIG. 5 is a block diagram of a decoding apparatus used as the decoder 200 shown in FIG. 2 for the receiver in a base station according to the present invention.

20 Referring to FIG. 5, for the input of 256 symbols, a symbol accumulator 500 as the counterpart of the symbol repeater 410 and the symbol puncturer 420 shown in FIG. 4 outputs 7 symbols. A zero inserter 510 inserts 0 before the 7 symbols and outputs 8 symbols in the form of Walsh codes. For example, if 7 symbols c1, c2, c3, c4, c5, c6, c7 are applied to the input of the zero inserter 510,
25 0 is added before the symbol sequence and 8 symbols, 0, c1, c2, c3, c4, c5, c6, c7 are output. An IFHT (Inverse Fast Hadamard Transformer) 520 decodes the eight symbols by inverse fast Hadamard transform and outputs decoded bits.

While the invention has been shown and described with reference to

certain preferred embodiments thereof, it will be understood by those skilled in the art that various changes in form and detail may be made therein without departing from the spirit and scope of the invention as defined by the appended claims.

5

[EFFECT OF THE INVENTION]

As described above, the present invention can embody a CDMA communication system having a good performance by maximizing a minimum distance that determines the performance of an error correction encoder in an

10 RRI indicating transmission rate of data frames.

[PATENT CLAIM(S)]

1. An apparatus for encoding reverse rate indicator (RRI) information indicating a data rate change during service in a CDMA communication system that services data at a variable data rate, comprising:
5 a codeword generator for puncturing symbols, at specific positions, of a first codeword corresponding to the RRI, and generating a second codeword;
a symbol repeater for symbol-repeating the second codeword as many times as pre-set; and
a symbol puncturer for puncturing symbols, at predetermined positions,
10 out of symbols output from the symbol repeater, and generating code symbols.
2. A method for encoding reverse rate indicator (RRI) information indicating a data rate change during service in a CDMA communication system that services data at a variable data rate, comprising the steps of:
15 puncturing symbols, at specific positions, of a first codeword corresponding to the RRI, and generating a second codeword;
symbol-repeating the second codeword as many times as pre-set; and
puncturing symbols, at predetermined positions, out of symbols output from the symbol repeater, and generating code symbols.
- 20 3. An apparatus for encoding reverse rate indicator (RRI) information indicating a data rate change during service in a CDMA communication system that services data at a variable data rate, comprising:
a codeword generator for puncturing symbols, at specific positions, of a
25 first codeword corresponding to the RRI, and generating a second codeword; and
a symbol repeater for symbol-repeating the second codeword as many times as pre-set, and generating code symbols being made up of a predetermined number of symbols out of the repeated symbols.

4. A method for encoding reverse rate indicator (RRI) information indicating a data rate change during service in a CDMA communication system that services data at a variable data rate, comprising the steps of:

puncturing symbols, at specific positions, of a first codeword
5 corresponding to the RRI, and generating a second codeword; and

symbol-repeating the second codeword as many times as pre-set, and generating code symbols being made up of a predetermined number of symbols out of the repeated symbols.

10 5. An apparatus for decoding reverse rate indicator (RRI) information from receiving information including the RRI indicating a data rate change during service in a CDMA communication system that services data at a variable data rate, comprising:

a symbol accumulator for accumulating symbols included in the
15 receiving information and outputting a predetermined number of symbols;

a zero inserter for inserting 0 to symbols output from the symbol accumulator and outputting a symbol sequence having a predetermined number of symbols; and

a decoder for decoding the symbol sequence and outputting the RRI.
20

6. A method for decoding reverse rate indicator (RRI) information from receiving information including the RRI indicating a data rate change during service in a CDMA communication system that services data at a variable data rate, comprising the steps of:

25 accumulating symbols included in the receiving information and outputting a predetermined number of symbols;

inserting 0 to symbols output from the symbol accumulator and outputting a symbol sequence having a predetermined number of symbols; and

decoding the symbol sequence and outputting the RRI.

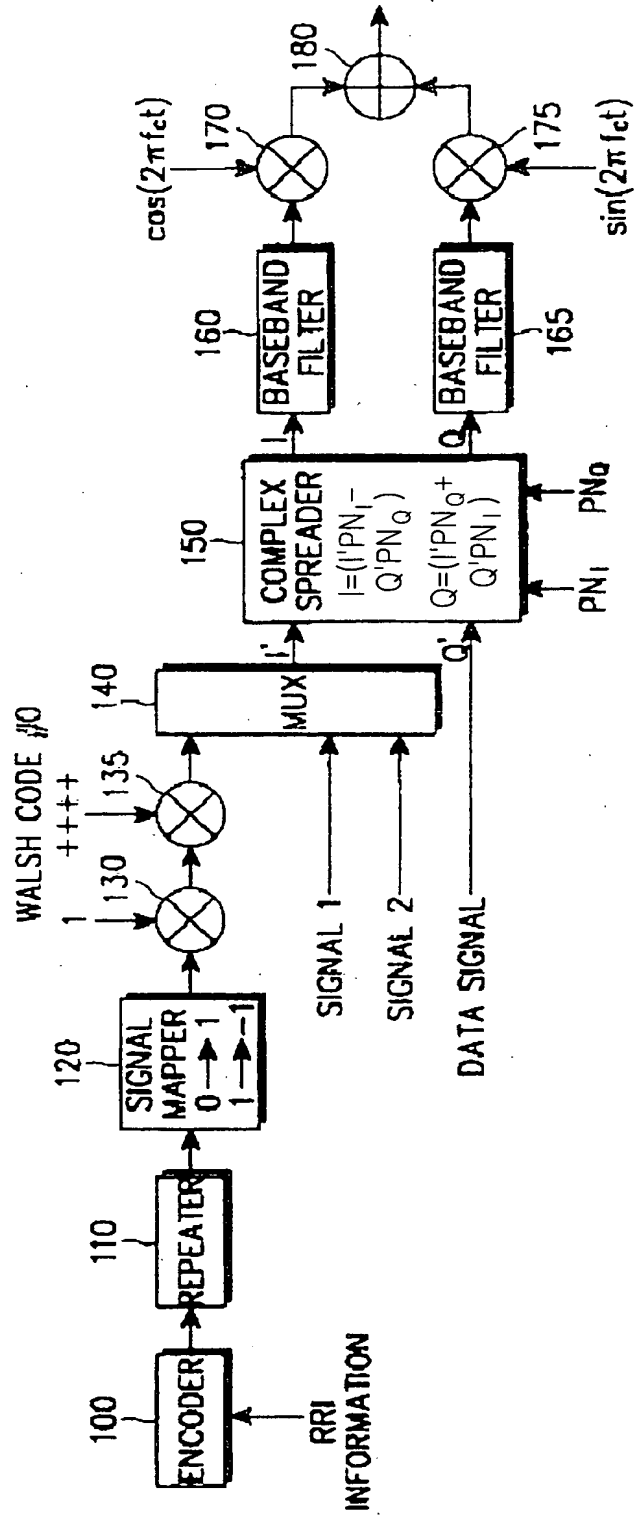


FIG.1

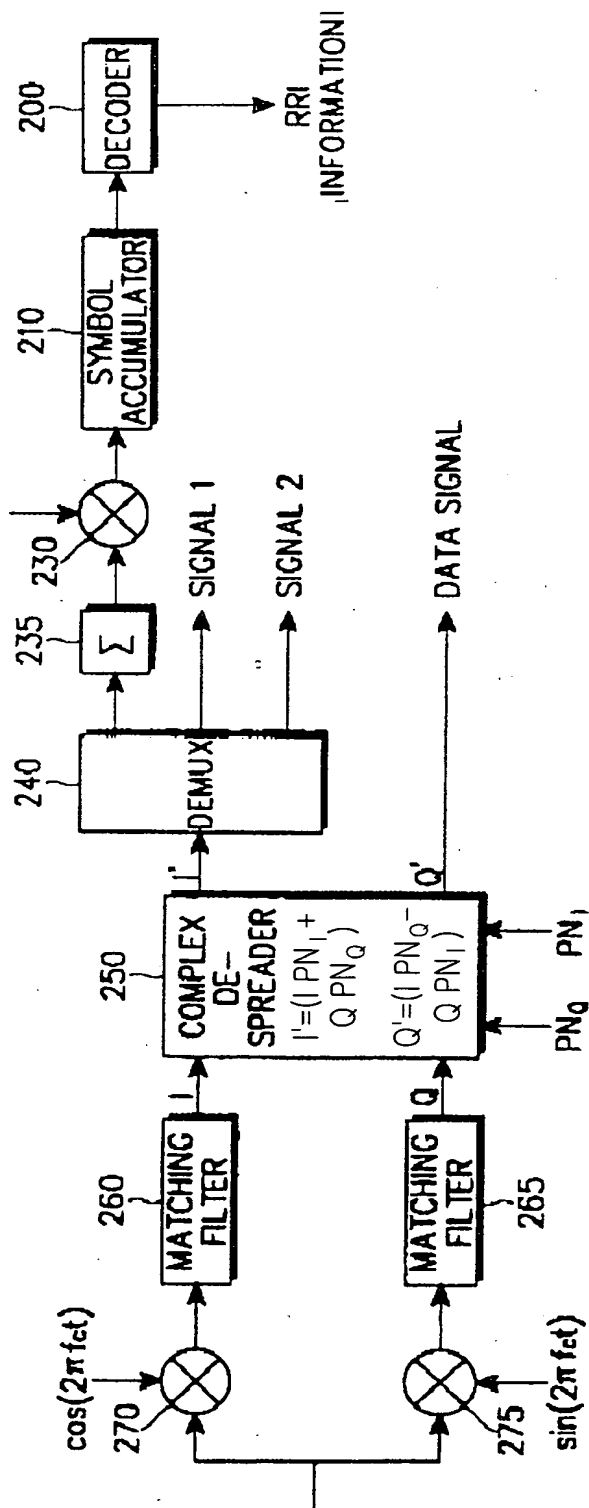


FIG. 2

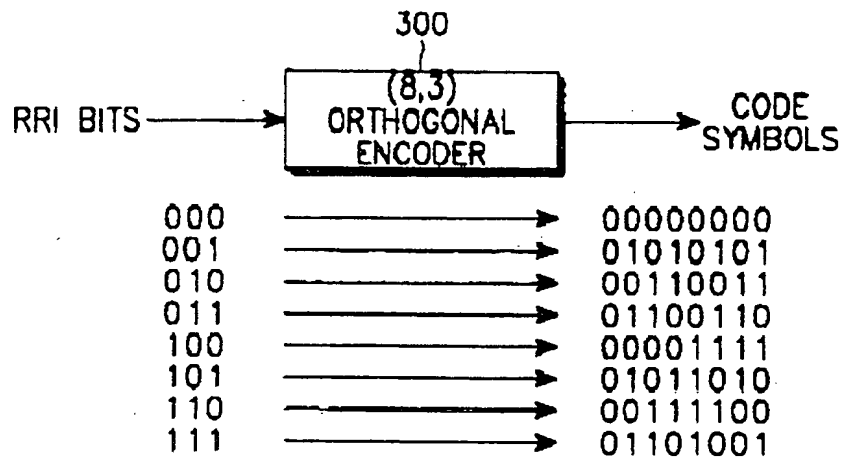


FIG.3

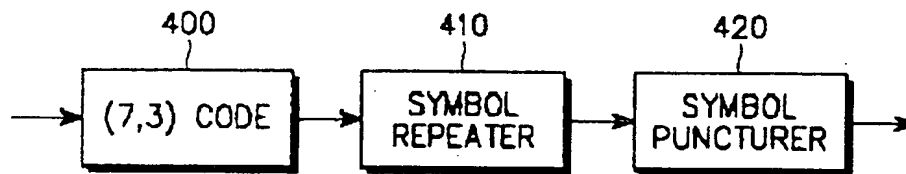


FIG.4

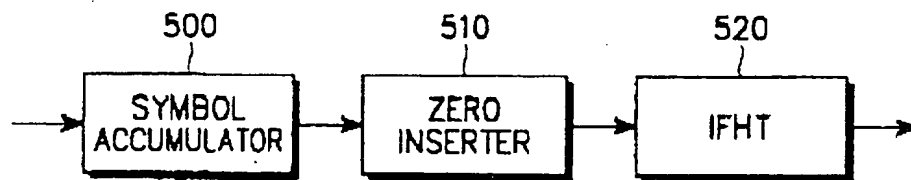


FIG.5

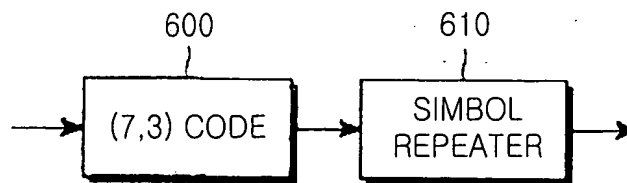


FIG.6



Q1799

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 :
Application Number

특허출원 2000년 제 14355 호

출원 년 월 일 :
Date of Application

2000년 03월 21일

출원인 :
Applicant(s)

삼성전자 주식회사



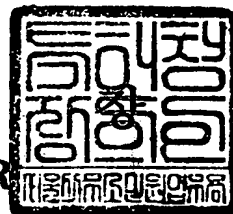
2001 년 03 월 21 일

특

허

청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2000.03.21
【국제특허분류】	H04J
【국제특허분류】	H04L
【발명의 명칭】	부호분할다중접속시스템의 전송율 가변 지시 정보 부호화 복호화 장치 및 방법
【발명의 영문명칭】	ENCODING/DECODING DEVICE AND METHOD OF REVERSE RATE INDICATOR INFORMATION IN A CDMA SYSTEM
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이건주
【대리인코드】	9-1998-000339-8
【포괄위임등록번호】	1999-006038-0
【발명자】	
【성명의 국문표기】	김재열
【성명의 영문표기】	KIM, Jae Yoel
【주민등록번호】	700219-1047637
【우편번호】	435-042
【주소】	경기도 군포시 산본2동 산본9단지 백두아파트 960동 1401 호
【국적】	KR
【발명자】	
【성명의 국문표기】	이현우
【성명의 영문표기】	LEE, Hyun Woo
【주민등록번호】	630226-1709811
【우편번호】	441-390
【주소】	경기도 수원시 권선구 권선동 벽산아파트 806동 901호
【국적】	KR

【발명자】

【성명의 국문표기】 윤순영
【성명의 영문표기】 Y00N,Soon Young
【주민등록번호】 661121-1552723
【우편번호】 138-160
【주소】 서울특별시 송파구 가락동 165번지 가락 한라아파트 3동 407호
【국적】 KR

【발명자】

【성명의 국문표기】 강희원
【성명의 영문표기】 KANG,Hee Won
【주민등록번호】 680119-1051636
【우편번호】 131-207
【주소】 서울특별시 중랑구 면목7동 1499번지 용마 동아아파트 10동 902호
【국적】 KR

【발명자】

【성명의 국문표기】 최호규
【성명의 영문표기】 CHOI, Ho Kyu
【주민등록번호】 681204-1787524
【우편번호】 137-030
【주소】 서울특별시 서초구 잠원동 56-2 신반포27차 351-603
【국적】 KR

【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대
 리인 이 건
 주 (인)

【수수료】

【기본출원료】 20 면 29,000 원
【가산출원료】 10 면 10,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 39,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

가변적인 전송율로 데이터를 서비스하는 부호분할다중접속시스템에서 서비스 도중에 전송율이 변화됨을 나타내는 전송율 가변 지시 정보(RRI)를 부호화 및 복호화하기 위한 장치 및 방법이 개시되어 있다. 본 발명에 따른 부호화 장치는; 상기 전송율 가변 지시 정보에 대응하는 제1 부호어의 특정 위치의 심볼들을 천공하고, 제2 부호어를 발생하는 부호어 발생기와, 상기 제2 부호어를 미리 결정된 수만큼 심볼 반복하는 심볼 반복기와, 상기 심볼 반복기의 출력중 미리 결정된 위치의 심볼들을 천공하고, 부호화 심볼을 발생하는 심볼 천공기를 포함한다. 본 발명에 따른 복호화 장치는; 상기 수신정보에 포함된 심볼들을 누적하여 미리 결정된 수만큼의 심볼을 출력하는 심볼 누적기와, 상기 심볼 누적기로부터의 출력 심볼에 제로를 삽입하고, 미리 결정된 수의 심볼들을 가지는 심볼열을 출력하는 제로 삽입기와, 상기 심볼열을 복호화하고, 상기 전송율 가변 지시 정보를 출력하는 복호기를 포함한다.

【대표도】

도 4

【색인어】

HDR시스템, RRI, 부호화, 복호화

【명세서】**【발명의 명칭】**

부호분할다중접속시스템의 전송율 가변 지시 정보 부호화/복호화 장치 및 방법
{ENCODING/DECODING DEVICE AND METHOD OF REVERSE RATE INDICATOR INFORMATION IN A CDMA
SYSTEM}

【도면의 간단한 설명】

도 1은 본 발명이 적용되는 HDR시스템의 단말기의 송신기 구성을 도시하는 도면.

도 2는 본 발명이 적용되는 HDR시스템의 기지국의 수신기 구성을 도시하는 도면.

도 3은 종래 기술에 따른 (8,3) 직교부호기에서의 정보비트와 부호심볼간의 대응관계를 도시하는 도면.

도 4는 본 발명의 제1 실시예에 따른 단말기의 송신기 부호화 장치의 구성을 도시하는 도면.

도 5는 본 발명의 실시예에 따른 기지국의 수신기 복호화 장치의 구성을 도시하는 도면.

도 6은 본 발명의 제2 실시예에 따른 단말기의 송신기 부호화 장치의 구성을 도시하는 도면.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <7> 본 발명은 부호분할다중접속시스템의 부호화 장치 및 방법에 관한 것으로, 특히 전송율의 가변을 지시하는 정보(RRI)를 부호화 및 복호화하는 장치 및 방법에 관한 것이다.
- <8> 최근에 부호분할다중접속(Code Division Multiple Access)방식의 이동 통신시스템(이하 'CDMA시스템'이라 칭한다)에서 고속 프레임의 전송을 가능하게 하는 많은 연구가 이루어지고 있다. 고속 프레임 전송을 위한 채널 구조를 가지는 시스템이 소위 'HDR(High Data Rate)(혹은 HDR시스템)'이다.
- <9> 상기 HDR시스템은 데이터 프레임을 고정된 데이터 전송율로 전송하거나 가변적인 데이터 전송율로 전송한다. 가변적인 전송율로 전송되는 서비스들은 서비스 도중에 데이터 전송율이 달라질 수 있으므로, 각 서비스 프레임의 전송율에 의해 결정되는 여러 가지 프레임의 구조(부호율, 반복횟수 등)를 수신측에 알려줘야만 한다.
- <10> 이와 같이 각 서비스를 위해 사용하는 프레임의 전송속도가 서로 다른 경우에 현재 전송되고 있는 프레임의 구조를 알려주는 역할을 하는 것이 소위 '전송율 가변 지시자 정보(RRI: Reverse Rate Indicator)'이다. 이러한 RRI에 의해 각각의 전송율에 따른 서비스가 올바르게 수행되게 된다. 상기 RRI의 사용 예가 도 1에 도시되어 있다.
- <11> 도 1은 프레임을 전송하는 HDR시스템의 단말기의 송신기 구성을 도시한다.
- <12> 상기 도 1을 참조하면, 부호화기 100은 RRI정보 비트를 입력하고, 부호화하여 부호

심볼을 출력한다. '0'과 '1'로 표현되어지는 3비트의 RRI정보 비트가 부호기 100에 입력되는 경우, 상기 부호기 100은 상기 RRI정보 비트를 (8,3) 직교부호하고, '0'과 '1'로 표현되어지는 8심볼의 부호심볼을 출력한다. 반복기 110은 상기 부호기 100에서 출력되는 부호심볼들을 64번 반복하고, 총 $64 \times 8 = 512$ 개의 반복된 심볼들을 출력한다. 상기 신호변환기 120은 상기 반복 심볼들을 입력하고, '0'인 심볼은 '1'로, '1'인 심볼들은 '-1'로 출력한다. 상기 신호변환기 120에 의해 신호변환된 심볼들은 승산기 130으로 입력된다. 상기 승산기 130은 상기 512개의 심볼들중 처음의 256개의 심볼들은 그대로 출력하고, 그이후의 256개의 심볼들에 대해서는 '-1'을 승산하여 출력한다. 승산기 135는 상기 승산기 130으로부터 출력된 심볼들에 길이 4인 0번째 윌시부호의 신호변환된 칩(+1,+1,+1,+1)를 승산한다. 상기 승산기 135에 의해 심볼들은 확산(Spreading)된 후 칩(chip)단위로 출력된다. 상기 칩단위의 심볼들은 멀티플렉서 140으로 입력된 후 기타신호 1 및 기타신호 2와 시간적으로 멀티플렉싱된 후 출력된다. 상기 멀티플렉서 140으로부터의 출력 신호 I'는 데이터 신호 Q'와 함께 복소 확산기 150으로 입력된다. 상기 복소 확산기 150은 상기 신호 I'와 신호 Q'를 입력하고, 또한 PN(Pesudo Noise) 확산부호 PNI와 PNQ를 입력하고, 상기 입력들을 복소상에서 곱셈하여 출력한다. 즉 상기 복소 확산기 150은 입력신호 $(I' + jQ')$ 와 PN확산부호 $(PNI + jPNQ)$ 를 승산하고, 실수성분 신호 I와 허수성분 신호 Q를 출력한다. 기저대역 여파기들 160과 165는 각각 상기 실수성분 신호 I와 허수성분 신호 Q를 기저대역에서 변조한다. 승산기들 170과 175는 각각 상기 기저대역 여파된 실수성분 신호 I와 허수성분 신호 Q에 각각 $\cos(2\pi fct)$ 와 $\sin(2\pi fct)$ 를 승산한다. 상기 승산기들 170 및 175에 의한 승산결과들은 합산기 180에 입력되어 합산된 후 송신신호로서 출력된다.

<13> 도 2는 프레임을 전송하는 HDR시스템의 기지국 수신기의 구조를 도시하는 도면으로, 상기 도 1에 도시된 송신기의 구조에 대응한다.

<14> 상기 도 2를 참조하면, 수신신호는 각각 승산기 270과 승산기 275에 입력된 후 $\cos(2\pi fct)$ 와 $\sin(2\pi fct)$ 각각 승산된다. 정합필터들 260와 265 각각은 상기 승산기들 270, 275에 의한 승산결과를 필터링한다. 복소 역확산기 250은 상기 정합필터들 260, 265에 의한 필터링 결과신호들을 역확산한 후 I성분신호 및 Q성분신호를 출력한다. 디멀티플렉서 240은 상기 I성분신호를 시간적으로 디멀티플렉싱하고, RRI 출력을 위한 신호와, 기타신호 1, 기타신호 2로 분리 출력한다. 상기 RRI 출력을 위한 신호는 누적기 235로 입력되어 4칩씩 누적된 후 출력한다. 이때 상기 누적기 235로부터 출력되어지는 심볼들은 512개이다. 상기 누적기 235에 의해 누적된 심볼들은 승산기 230으로 입력된다. 상기 승산기 230은 상기 512개의 심볼들중 처음의 256개의 심볼들은 그대로 출력하고, 그 이후의 256개의 심볼들에 대해서는 '-1'을 승산하여 출력한다. 심볼 누적기 210은 상기 승산기 230으로부터의 출력 심볼들을 64회 심볼 누적한다. 상기 심볼 누적기 210은 도 1에 도시된 한 심볼을 64번 반복하는 반복기 110에 대응하는 구성요소이다. 복호기 200은 상기 심볼 누적기 210으로부터 출력되는 8개의 심볼들을 상기 도 1의 부호기 100에 대응하여 복호화하고, RRI정보 비트로서 출력한다. 상기 부호기 100으로 (8,3) 직교부호기를 사용하는 경우, 상기 복호기 200은 역하다마드 변환(Inverse Fast Hadamard Transform)을 사용할 수 있다.

<15> 전술한 바와 같은, RRI의 값은 서비스들의 조합에 따라 3비트(7가지 조합)의 기본형으로 표현되어 0~7가지의 조합을 표현할 수 있다. 상기 RRI의 값은 수신단에서 각 서비스들의 프레임을 해석하기 위해 반드시 필요한 정보이므로, 전송 오류가 발생한다면

수신단에서 각 서비스들의 프레임을 올바르게 해석하지 못할 것이다. 따라서 전송 도중에 오류가 발생한다 할지라도 수신단에서 RRI의 전송중에 발생하는 오류를 정정할 수 있도록, 상기 RRI의 값은 오류정정부호(Error Correction Code)에 의해 부호화되는 것이 일반적이다.

<16> 도 3은 도 1에 도시된 부호기 100의 일예를 도시하는 도면으로, 3비트로 표현되는 RRI의 값들 각각에 대해 오류정정부호화를 취했을 때 출력되는 부호어들이 도시되어 있다. 일예로, 상기 부호기 100은 일련의 RRI 값들과, 이 RRI 값들 각각에 대해 오류정정부호화를 취한 결과인 부호어를 저장하는 메모리로 구현될 수 있다.

<17> 상기 도 3에 도시된 바와 같이, 0~7(000~111)사이의 RRI값은 3비트로 표현되고, (8,3) 직교(Orthogonal) 부호기 300은 상기 RRI값을 부호화하여 8심볼의 RRI 부호어로 출력한다. 즉 상기 도 3에 도시된 부호기 100의 입력정보 비트는 3비트의 RRI값으로 표현되고, 각 RRI값에 따라 메모리(혹은 기타 다른 장치)에 저장되어 있는 길이 8의 부호가 선택된다. 상기 메모리에 저장되는 부호는 8 by 8 직교부호로 구성될 수 있다. 상기 직교부호기 300의 부호간 최단거리는 4이다. 그리고 상기 직교부호기 300으로부터 출력되는 부호가 상기 도 1의 반복기 110을 통해 64번 반복되어지고 나면, 총 (512,3)부호관점에서 최단거리는 $4 \times 64 = 256$ 이다.

<18> 한편, 일반적으로 2진 선형 부호(Binary Linear Codes)의 오류 정정 능력은 이진 선형부호의 각 부호간 최단 거리에 따라 결정되는데, 최적부호(optimal code)가 되기 위한 2진 선형 부호의 입력 값과 출력 값에 따른 부호간의 최단 거리에 대해서는 문헌 An Updated Table of Minimum-Distance Bounds for Binary Linear Codes (A.E. Brouwer and Tom Verhoeff, IEEE Transactions on information Theory, VOL 39, NO. 2, MARCH 1993)

에 상세하게 개시되어 있다.

<19> 일례로, 전송되는 RRI의 값이 3비트이고, 부호화되는 값이 512비트임을 생각하면 상기 문헌에서 요구하는 최적부호의 각 부호간의 최단거리는 292이다. 그러나 상기 부호어는 부호간 최단거리가 256이 되므로, 오류정정방식 부호화는 최적부호를 가지지 못한다. 상기 오류정정방식 부호화에서 최적부호를 가지지 못한다면 동일한 채널환경에서 RRI의 오류확률이 커지게 될 것이다. 또한, RRI의 오류가 발생하여 데이터 프레임의 전송률을 잘못 판단하고 데이터 프레임을 복호화하면, 데이터 프레임의 에러률은 증가하게 될 것이다. 따라서, RRI를 부호화하는 오류정정부호기는 오류율을 최소화하는 것이 중요하다.

【발명이 이루고자 하는 기술적 과제】

- <20> 따라서 본 발명의 목적은 HDR시스템에서 RRI를 부호화 및 복호화하는 장치 및 방법을 제공함에 있다.
- <21> 본 발명의 다른 목적은 HDR시스템에서 동일한 채널 환경에서 RRI의 오류확률을 줄이는 부호화/복호화 장치 및 방법을 제공함에 있다.
- <22> 본 발명의 또 다른 목적은 HDR시스템에서 데이터 프레임의 가변적인 전송율을 정확하게 판단할 수 있도록 하는 부호화/복호화 장치 및 방법을 제공함에 있다.
- <23> 이러한 목적들을 달성하기 위한 본 발명은 가변적인 전송율로 데이터를 서비스하는 부호분할다중접속시스템에서 서비스 도중에 전송율이 변화됨을 나타내는 전송율 가변지시 정보(RRI)를 부호화 및 복호화하기 위한 장치를 제안한다.

<24> 본 발명의 제1견지(Aspect)에 따른 부호화 장치는; 상기 전송을 가변 지시 정보에 대응하는 제1 부호어의 특정 위치의 심볼들을 천공하고, 제2 부호어를 발생하는 부호어 발생기와, 상기 제2 부호어를 미리 결정된 수만큼 심볼 반복하는 심볼 반복기와, 상기 심볼 반복기의 출력중 미리 결정된 위치의 심볼들을 천공하고, 부호화 심볼을 발생하는 심볼 천공기를 포함한다.

<25> 본 발명의 제2견지에 따른 부호화 장치는; 상기 전송을 가변 지시 정보에 대응하는 제1 부호어의 특정 위치의 심볼들을 천공하고, 제2 부호어를 발생하는 부호어 발생기와, 상기 제2 부호어를 미리 결정된 수만큼 심볼 반복하고, 상기 반복된 심볼들중에서 미리 결정된 수만큼의 심볼들로 구성되는 부호화 심볼을 발생하는 심볼 반복기를 포함한다.

<26> 본 발명에 따른 복호화 장치는; 상기 수신정보에 포함된 심볼들을 누적하여 미리 결정된 수만큼의 심볼을 출력하는 심볼 누적기와, 상기 심볼 누적기로부터의 출력 심볼에 제로를 삽입하고, 미리 결정된 수의 심볼들을 가지는 심볼열을 출력하는 제로 삽입기와, 상기 심볼열을 복호화하고, 상기 전송을 가변 지시 정보를 출력하는 복호기를 포함한다.

【발명의 구성 및 작용】

<27> 이하 본 발명의 바람직한 실시예의 상세한 설명이 첨부된 도면들을 참조하여 설명될 것이다. 도면들 중 참조번호들 및 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 참조번호들 및 부호들로 나타내고 있음에 유의해야 한다. 하기에서 본 발명을 설명함에 있어, 관련된 공지 기능 또는 구성에 대한 구체적인

설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다.

<28> 우선 본 발명은 현재 전송되는 프레임의 구조를 알려주는 역할을 하는 RRI정보 비트를 사용하는 CDMA시스템에서 RRI정보 비트를 부호화함에 있어서 최적부호를 생성할 수 있도록 하는 것으로, 본 발명에서는 도 3에 도시된 바와 같이 (8,3) 직교부호를 사용하는 것이 아니라 (7,3) 천공된 직교부호를 사용하는 것임을 밝혀두는 바이다.

<29> 본 발명의 원리

<30> 본 발명의 이해를 도모하기 위해 오류정정부호와 오류정정 성능간의 관계를 설명하면 다음과 같다. 선형 오류정정부호(Linear Error Correcting Code)의 성능을 나타내는 척도(measure)로서는 오류정정부호의 부호어(codeword)의 해밍 거리(Hamming distance)의 분포가 있다. 상기 해밍 거리는 각각의 부호어에서 '0'이 아닌 심볼의 개수를 의미한다. 예를 들어, '0111'이 어떤 부호어라면 이 부호어에 포함된 1의 개수, 즉 해밍거리는 3이다. 이때 여러 부호어의 해밍거리 값들 중 가장 작은 값은 최소거리(minimum distance)라고 불리운다. 선형 오류정정부호(Linear Error Correcting Code)에 있어서 상기 최소거리가 클수록 오류정정 성능이 우수하다는 사실은 'The Theory of Error-Correcting Codes', F.J.Macwilliams, N.J.A. Sloane, North-Holland 에 개시된 바와 같이 잘 알려진 사실이다.

<31> 먼저, 도 3에 도시된 종래기술과 같이 (8,3) 직교부호를 사용하는 경우와, 본 발명

에 따라 (7,3) 천공된 직교부호를 사용하는 경우에 있어서 부호어의 해밍거리 및 최소거리를 설명한다. (8,3) 직교부호들이 <표 1>에 도시되어 있다.

<32> 【표 1】

입력 비트	부 호 어	해밍거리
000	00000000	0
001	01010101	4
010	00110011	4
011	01100110	4
100	00001111	4
101	01011010	4
110	00111100	4
111	01101001	4

<33> 상기 <표 1>에서 알 수 있듯이 모든 부호어의 첫 번째 열들은 모두 '0'으로 해밍 거리에 영향을 주지 못한다. 따라서 상기와 같은 (8,3)부호를 64번 반복하면, 64심볼에 대해서 해밍거리에 영향을 주지 않게 되어 최적의 해밍거리를 얻을 수 없다.

<34> 만약, 상기 (8,3) 부호어의 첫 번째 열을 천공한 (7,3) 부호어를 $64 \times 8 = 512$ 가 되도록 반복하면 최적의 해밍거리를 가지는 부호가 될 것이다. 하기의 <표 2>는 상기 천공한 직교부호의 부호어를 나타낸다.

<35>

【표 2】

입력 비트	부 호 어	해밍거리
000	0000000	4
001	1010101	4
010	0110011	4
011	1100110	4
100	0001111	4
101	1011010	4
110	0111100	4
111	1101001	4

<36> 다음에, 길이 32인 부호어를 예로 들어 종래 기술과 본 발명을 비교하기로 한다.

참고적으로 이론상으로 (32,3) 부호로써 최적의 최소거리는 18이다. 길이 32인 부호어는 상기 (8,3)부호를 4번 반복하면 <표 3>과 같이 얻어진다.

<37> 【표 3】

입력비트	부 호 어	해밍거리
000	00000000 00000000 00000000 00000000	0
001	01010101 01010101 01010101 01010101	4x4 = 16
010	00110011 00110011 00110011 00110011	4x4 = 16
011	01100110 01100110 01100110 01100110	4x4 = 16
100	00001111 00001111 00001111 00001111	4x4 = 16
101	01011010 01011010 01011010 01011010	4x4 = 16
110	00111100 00111100 00111100 00111100	4x4 = 16
111	01101001 01101001 01101001 01101001	4x4 = 16

<38> 상기 < 표 3 >에서 도시된 바와 같이, (8,3)직교부호를 4번 반복하면 굵은색으로 표시된 전부 '0'인 열들(즉, 각각의 반복부분의 첫 번째 열들)이 4번 발생하는데, 이는

해밍거리에 영향을 주지 못한다. 따라서 최소거리는 상기 <표 3>에서 알 수 있듯이 16이고, 이는 최소거리관점에서 최적이라고 볼 수 없다.

<39> 하기의 <표 4>는 직교부호의 전부 0인 열을 천공한 (7,3)부호들을 5번 반복하고, 5번째의 반복 중 굵은색 및 밑줄로 표시된 3개의 열들을 천공하여 길이 32인 부호의 부호어들을 나타낸다.

<40> 【표 4】

입력비트	부 호 어					해밍거리
000	0000000	0000000	0000000	0000000	<u>0000000</u>	0
001	1010101	1010101	1010101	1010101	<u>1010101</u>	$4 \times 4 + 2 = 18$
010	0110011	0110011	0110011	0110011	<u>0110011</u>	$4 \times 4 + 2 = 18$
011	1100110	1100110	1100110	1100110	<u>1100110</u>	$4 \times 4 + 2 = 18$
100	0001111	0001111	0001111	0001111	<u>0001111</u>	$4 \times 4 + 4 = 20$
101	1011010	1011010	1011010	1011010	<u>1011010</u>	$4 \times 4 + 2 = 18$
110	0111100	0111100	0111100	0111100	<u>0111100</u>	$4 \times 4 + 2 = 18$
111	1101001	1101001	1101001	1101001	<u>1101001</u>	$4 \times 4 + 2 = 18$

<41> 상기 <표 4>에서 볼 수 있듯이, 직교부호의 전부 '0'인 열을 천공한 (7,3)부호들을 반복하면 최소거리 18인 부호를 만들 수 있다. 실제로 상기의 <표 4>에서 천공되어지는 심볼열의 위치에 따라 상기 부호어의 해밍거리의 분포는 달라질 수 있다. 그러나, 상기 천공위치는 가장 우수한 성능을 나타내는 위치이다. 또한, 상기 <표 4>를 보면 알 수 있듯이, 천공한 (7,3)부호의 5번째 반복부분의 1,2,3번째 열을 천공하였다. 상기 부호어는 천공한 (7,3)부호를 반복하였기 때문에, 5번째 반복부분의 1번째 열 대신 다른 반복부분의 1번째 열을 천공하여도 같은 해밍거리분포를 가진다. 예를 들어, 천공한 (7,3)부호의 5번째 반복 부분의 1,2,3번째 열대신 1, $7 \times 2 + 2 = 16$, $7 \times 4 + 3 = 31$ 번째 열을 천공하여도 상기와 같은 해밍 분포를 가진다.

<42> 전술한 바와 같이, 본 발명은 (7,3) 천공된 직교부호를 반복함으로써 최적부호를

생성하는 방법과 이와 같은 방법을 이용하여, RRI비트를 사용하는 CDMA시스템에서 RRI를 부호화하는 최적의 부호기를 제공하도록 하기 위한 것이다.

<43> 하기에서는 본 발명의 원리에 따라 RRI비트를 사용하는 CDMA시스템에서의 RRI부호기 및 복호기 구조의 예들이 설명될 것이다.

<44> 제1 실시예

<45> 제1 실시예에서는 최적의 (256,3) 부호생성 방법 및 상기 (256,3)부호를 사용하여 RRI를 부호화 하는 장치가 설명될 것이다. 보다 구체적으로 말하면, 제1 실시예에서는 상기 천공한 (7,3)부호를 37번 반복시켰을 때, $7 \times 37 = 259$ 심볼들 중 최소거리가 최적 이 되는 천공위치를 천공하여 생성되어진 (256,3) 부호를 사용하는 방법이 설명될 것이다. 상기의 천공위치는 하기의 <표 5>에서 나타나는 바와 같이 $7 \times 37 = 259$ 개의 심볼중 굵게 밑줄로 표시된 1,128,255번째 위치의 3심볼을 천공하는 부호이다. 더욱더 일반적으로 심볼들중에서 천공될 심볼의 위치는 $n_1 \times 7 + 1, n_2 \times 7 + 2, n_3 \times 7 + 3$ (단, $0 \leq n_1, n_2, n_3 \leq 37$) 으로 표현할 수 있다.

<46>

【표 5】

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21
22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42
43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59	60	61	62	63
64	65	66	67	68	69	70	71	72	73	74	75	76	77	78	79	80	81	82	83	84
85	86	87	88	89	90	91	92	93	94	95	96	97	98	99	100	101	102	103	104	105
106	107	108	109	110	111	112	113	114	115	116	117	118	119	120	121	122	123	124	125	126
127	<u>128</u>	129	130	131	132	133	134	135	136	137	138	139	140	141	142	143	144	145	146	147
148	149	150	151	152	153	154	155	156	157	158	159	160	161	162	163	164	165	166	167	168
169	170	171	172	173	174	175	176	177	178	179	180	181	182	183	184	185	186	187	188	189
190	191	192	193	194	195	196	197	198	199	200	201	202	203	204	205	206	207	208	209	210
211	212	213	214	215	216	217	218	219	220	221	222	223	224	225	226	227	228	229	230	231
232	233	234	235	236	237	238	239	240	241	242	243	244	245	246	247	248	249	250	251	252
253	254	<u>255</u>	256	257	258	259														

<47> 상기 <표 5>에서 굵은색으로 표시한 위치의 심볼을 천공하면, 상기 (256,3)부호의 최소거리는 $(4 \times 36) + 2 = 146$ 으로 최적의 부호를 나타낸다. 상기 (256,3)부호를 사용하여 RRI를 부호화하는 장치 및 이 부호화 장치를 포함하는 송신기 및 대응하는 수신기에 설명하면 다음과 같다.

<48> 지금, '0'과 '1'로 표현되어지는 3비트의 RRI정보 비트가 도 1에 부호기 100으로 입력된다고 가정한다. 본 발명의 경우 상기 부호기 100은 도 4에 도시된 바와 같이 구성된다.

<49> 도 4는 본 발명의 제1 실시예에 따른 단말기의 송신기의 부호화 장치의 구성을 도시하는 도면으로, 도 1의 부호기 100을 구성한다.

<50> 상기 도 4를 참조하면, 3비트의 RRI정보 비트는 부호기 400에 입력하고, 상기 부호

기 400은 상기 <표 2>와 같은 (7,3) 천공된 직교부호에 의해 부호화되어 7심볼의 부호심볼을 출력한다. 심볼 반복기 410은 상기 출력된 부호심볼들을 $\lceil 256/7 \rceil = 37$ 회 반복하고, 259개의 반복된 심볼들을 출력한다. 심볼 천공기 420은 상기 반복된 259개의 심볼들을 입력하고, 1, $(7 \times 18) + 2 = 128$, $(7 \times 37) + 3 = 255$ 번째 심볼들을 천공하여 256심볼만을 출력한다. 상기 부호기 100의 심볼 천공기 420에서 출력되어지는 부호 심볼들은 도 1의 반복기 110으로 입력된다.

<51> 다시 도 1을 참조하면, 상기 반복기 110은 상기 심볼 천공기 420으로부터 출력되는 부호 심볼들을 2번 반복하고, 총 $2 \times 256 = 512$ 개의 반복된 심볼들을 출력한다. 신호변환기 120은 상기 반복 심볼들중 '0'인 심볼은 '1'로, '1'인 심볼들은 '-1'로 변환한다. 상기 신호변환된 심볼들은 승산기 130으로 인가된다. 상기 승산기 130은 상기 512개의 심볼들중 처음의 256개의 심볼들은 그대로 출력하고, 그이후의 256개의 심볼들에 대해서는 '-1'을 승산하여 출력한다. 승산기 135는 상기 승산기 130으로부터 출력된 심볼들에 길이 4인 0번째 월시부호의 신호변환된 칩(+1,+1,+1,+1)을 승산한다. 상기 승산기 135에 의해 심볼들은 확산(Spreading)된 후 칩(chip)단위로 출력된다. 상기 칩단위의 심볼들은 멀티플렉서 140으로 입력된 후 기타신호 1 및 기타신호 2와 시간적으로 멀티플렉싱된 후 출력된다. 상기 멀티플렉서 140으로부터의 출력 신호 I'는 데이터 신호 Q'와 함께 복소 확산기 150으로 입력된다. 상기 복소 확산기 150은 상기 신호 I'와 신호 Q'를 입력하고, 또한 PN(Pesudo Noise) 확산부호 PNI와 PNQ를 입력하고, 상기 입력들을 복소상에서 곱셈하여 출력한다. 즉 상기 복소 확산기 150은 입력신호 $(I' + jQ')$ 와 PN확산부호 $(PNI + jPNQ)$ 를 승산하고, 실수성분 신호 I와 허수성분 신호 Q를 출력한다. 기저대역 여파기들 160과 165는 각각 상기 실수성분 신호 I와 허수성분 신호 Q를 기저대역에서 변조한다.

승산기들 170과 175는 각각 상기 기저대역 여파된 실수성분 신호 I와 허수성분 신호 Q에 각각 $\cos(2\pi fct)$ 와 $\sin(2\pi fct)$ 를 승산한다. 상기 승산기들 170 및 175에 의한 승산결과들은 합산기 180에 입력되어 합산된 후 송신신호로서 출력된다.

<52> 상기 도 4에 도시된 바와 같은 구성을 가지는 부호기를 포함하는 송신기로부터 출력된 송신신호는 도 2에 도시된 수신기로 수신된다.

<53> 상기 도 2를 참조하면, 수신신호는 각각 승산기 270과 승산기 275에 입력된 후 $\cos(2\pi fct)$ 와 $\sin(2\pi fct)$ 각각 승산된다. 정합필터들 260와 265 각각은 상기 승산기들 270, 275에 의한 승산결과를 필터링한다. 복소 역확산기 250은 상기 정합필터들 260, 265에 의한 필터링 결과신호들을 역확산한 후 I성분신호 및 Q성분신호를 출력한다. 디멀티플렉서 240은 상기 I성분신호를 시간적으로 디멀티플렉싱하고, RRI 출력을 위한 신호와, 기타신호 1, 기타신호 2로 분리 출력한다. 상기 RRI 출력을 위한 신호는 누적기 235로 입력되어 4칩씩 누적된 후 출력한다. 이때 상기 누적기 235로부터 출력되어지는 심볼들은 512개이다. 상기 누적기 235에 의해 누적된 심볼들은 승산기 230으로 입력된다. 상기 승산기 230은 상기 512개의 심볼들중 처음의 256개의 심볼들은 그대로 출력하고, 그 이후의 256개의 심볼들에 대해서는 '-1'을 승산하여 출력한다. 심볼 누적기 210은 상기 승산기 230으로부터의 출력 심볼들을 2회 심볼 누적한다. 상기 심볼 누적기 210은 도 1에 도시된 한 심볼을 2번 반복하는 반복기 110에 대응하는 구성요소이다. 상기 심볼 누적기 210에 의해 누적된 후 출력되는 256개의 심볼들은 복호기 200으로 입력되고, 상기 복호기 200은 도 1의 부호기 100에 대응하여 복호화 동작을 수행한다.

<54> 도 5는 본 발명에 따른 기지국 수신기의 복호화 장치의 구성을 도시하는 도면으로, 도 2의 복호기 200을 구성한다.

<55> 상기 도 5를 참조하면, 256개의 심볼이 입력되면 심볼 누적기 500은 상기 입력된 256개의 심볼들에 대해 상기 도 4의 심볼 반복기 410과 심볼 천공기 420에 대해서 누적을 하여 7개의 심볼들을 출력한다. 0(zero) 삽입기 510은 상기 7개의 심볼들을 입력하고, 입력된 7개의 신호앞에 '0'을 삽입함으로써 월시부호형태의 8개의 심볼들을 출력한다. 상기와 같은 0삽입과정을 예를 들어 설명하면, 0삽입기 510에 7개의 심볼 $c_1, c_2, c_3, c_4, c_5, c_6, c_7$ 이 입력되면, 상기 심볼열의 맨 앞에 0이 삽입되어 $0, c_1, c_2, c_3, c_4, c_5, c_6, c_7$ 과 같은 8개의 심볼열이 출력된다. 역하다마드 변환기(IFHT: Inverse Fast Hadamard Transform) 520은 상기 8개의 심볼들을 역하다마드 변환하여 복호화하고, 복호화된 비트들을 출력한다.

<56> 제2 실시예

<57> 제2 실시예는 상기 제1 실시예와 천공위치를 다르게 하는 (256,3) 부호생성방법 및 상기 (256,3) 부호를 사용하여 RRI를 부호화하는 장치에 대한 것이다. 보다 구체적으로 말하면, 제2 실시예에서는 천공한 (7,3)부호를 반복시켜 256개의 심볼만을 사용하고 그이후의 나머지 3심볼은 사용하지 않는 (256,3)부호를 사용하는 방법이다. 상기의 천공위치는 하기의 <표 6>에 나타난 바와 같이 $7 \times 37 = 259$ 개의 심볼중 굵게 밑줄로 표시된 257, 258, 259번째 위치의 3심볼을 천공하는 부호이다. 이때 상기 도 6의 심볼 반복기 610은 심볼 카운터를 구비하여 257, 258, 259번째에 해당하는 심볼은 발생하지 않도록 구현할 수 있고, 별도의 천공기를 이용하여 상기 3개의 심볼을 천공할 수도 있다.

<58> 【표 6】

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21
22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42
43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59	60	61	62	63
64	65	66	67	68	69	70	71	72	73	74	75	76	77	78	79	80	81	82	83	84
85	86	87	88	89	90	91	92	93	94	95	96	97	98	99	100	101	102	103	104	105
106	107	108	109	110	111	112	113	114	115	116	117	118	119	120	121	122	123	124	125	126
127	128	129	130	131	132	133	134	135	136	137	138	139	140	141	142	143	144	145	146	147
148	149	150	151	152	153	154	155	156	157	158	159	160	161	162	163	164	165	166	167	168
169	170	171	172	173	174	175	176	177	178	179	180	181	182	183	184	185	186	187	188	189
190	191	192	193	194	195	196	197	198	199	200	201	202	203	204	205	206	207	208	209	210
211	212	213	214	215	216	217	218	219	220	221	222	223	224	225	226	227	228	229	230	231
232	233	234	235	236	237	238	239	240	241	242	243	244	245	246	247	248	249	250	251	252
253	254	255	256	<u>257</u>	<u>258</u>	<u>259</u>														

<59> 상기 <표 6>에 도시된 바와 같이 굵게 표시된 위치의 심볼을 천공하거나 또는 해당 심볼을 발생하지 않으면, 상기 (256,3)부호의 최소거리는 $(4 \times 36) + 1 = 145$ 로 상기 제1 실시예에서 사용된 (256,3)부호에 비해 최소거리 관점에서는 성능은 근소하게 떨어지지만, 상기 제1 실시예에서와 같이 천공기를 사용하지 않음으로써 하드웨어(H/W)의 복잡도를 줄일 수 있다. 상기 (256,3)부호를 사용하여 RRI를 부호화하는 장치 및 이 부호화 장치를 포함하는 송신기 및 대응하는 수신기에 설명하면 다음과 같다.

<60> 지금, '0'과 '1'로 표현되어지는 3비트의 RRI정보 비트가 도 1에 부호기 100으로 입력된다고 가정한다. 본 발명의 경우 상기 부호기 100은 도 6에 도시된 바와 같이 구성된다.

<61> 도 6은 본 발명의 제2 실시예에 따른 단말기의 송신기의 부호화 장치의 구성을 도시하는 도면으로, 도 1의 부호기 100을 구성한다.

<62> 상기 도 6을 참조하면, 3비트의 RRI 정보 비트는 부호기 600에 입력하고, 상기 부호기 600은 상기 <표 2>와 같은 (7,3) 천공된 직교부호에 의해 부호화되어 7심볼의 부호심볼을 출력한다. 심볼 반복기 610은 상기 출력된 부호심볼들을 입력하고, 256개의 심볼들이 출력되어질 때까지 반복된 심볼들을 출력한다. 상기 심볼 반복기 610에서 출력되어지는 부호 심볼들은 도 1의 반복기 110으로 입력된다.

<63> 다시 도 1을 참조하면, 상기 반복기 110은 상기 심볼 천공기 420으로부터 출력되는 부호 심볼들을 2번 반복하고, 총 $2 \times 256 = 512$ 개의 반복된 심볼들을 출력한다. 신호변환기 120은 상기 반복 심볼들중 '0'인 심볼은 '1'로, '1'인 심볼들은 '-1'로 변환한다. 상기 신호변환된 심볼들은 승산기 130으로 인가된다. 상기 승산기 130은 상기 512개의 심볼들중 처음의 256개의 심볼들은 그대로 출력하고, 그이후의 256개의 심볼들에 대해서는 '-1'을 승산하여 출력한다. 승산기 135는 상기 승산기 130으로부터 출력된 심볼들에 길이 4인 0번째 월시부호의 신호변환된 칩(+1,+1,+1,+1)을 승산한다. 상기 승산기 135에 의해 심볼들은 확산(Spreading)된 후 칩(chip)단위로 출력된다. 상기 칩단위의 심볼들은 멀티플렉서 140으로 입력된 후 기타신호 1 및 기타신호 2와 시간적으로 멀티플렉싱된 후 출력된다. 상기 멀티플렉서 140으로부터의 출력 신호 I'는 데이터 신호 Q'와 함께 복소 확산기 150으로 입력된다. 상기 복소 확산기 150은 상기 신호 I'와 신호 Q'를 입력하고, 또한 PN(Pesudo Noise) 확산부호 PNI와 PNQ를 입력하고, 상기 입력들을 복소상에서 곱셈하여 출력한다. 즉 상기 복소 확산기 150은 입력신호 $(I' + jQ')$ 와 PN확산부호 $(PNI + jPNQ)$ 를 승산하고, 실수성분 신호 I와 허수성분 신호 Q를 출력한다. 기저대역 여파기들 160과 165는 각각 상기 실수성분 신호 I와 허수성분 신호 Q를 기저대역에서 변조한다.

승산기들 170과 175는 각각 상기 기저대역 여파된 실수성분 신호 I와 허수성분 신호 Q에 각각 $\cos(2\pi fct)$ 와 $\sin(2\pi fct)$ 를 승산한다. 상기 승산기들 170 및 175에 의한 승산결과들은 합산기 180에 입력되어 합산된 후 송신신호로서 출력된다.

<64> 상기 도 4에 도시된 바와 같은 구성을 가지는 부호기를 포함하는 송신기로부터 출력된 송신신호는 도 2에 도시된 수신기로 수신된다.

<65> 상기 도 2를 참조하면, 수신신호는 각각 승산기 270과 승산기 275에 입력된 후 $\cos(2\pi fct)$ 와 $\sin(2\pi fct)$ 각각 승산된다. 정합필터들 260와 265 각각은 상기 승산기들 270, 275에 의한 승산결과를 필터링한다. 복소 역확산기 250은 상기 정합필터들 260, 265에 의한 필터링 결과신호들을 역확산한 후 I성분신호 및 Q성분신호를 출력한다. 디멀티플렉서 240은 상기 I성분신호를 시간적으로 디멀티플렉싱하고, RRI 출력을 위한 신호와, 기타신호 1, 기타신호 2로 분리 출력한다. 상기 RRI 출력을 위한 신호는 누적기 235로 입력되어 4칩씩 누적된 후 출력된다. 이때 상기 누적기 235로부터 출력되어지는 심볼들은 512개이다. 상기 누적기 235에 의해 누적된 심볼들은 승산기 230으로 입력된다. 상기 승산기 230은 상기 512개의 심볼들중 처음의 256개의 심볼들은 그대로 출력하고, 그 이후의 256개의 심볼들에 대해서는 '-1'을 승산하여 출력한다. 심볼 누적기 210은 상기 승산기 230으로부터의 출력 심볼들을 2회 심볼 누적한다. 상기 심볼 누적기 210은 도 1에 도시된 한 심볼을 2번 반복하는 반복기 110에 대응하는 구성요소이다. 상기 심볼 누적기 210에 의해 누적된 후 출력되는 256개의 심볼들은 복호기 200으로 입력되고, 상기 복호기 200은 도 1의 부호기 100에 대응하여 복호화 동작을 수행한다.

<66> 도 5는 본 발명의 실시예에 따른 복호화 장치의 구성을 도시하는 도면으로, 도 2의 복호기 200을 구성한다.

<67> 상기 도 5를 참조하면, 256개의 심볼이 입력되면 심볼 누적기 500은 상기 입력된 256개의 심볼들에 대해 상기 도 4의 심볼 반복기 410과 심볼 천공기 420에 대해서 누적을 하여 7개의 심볼들을 출력한다. 0(zero) 삽입기 510은 상기 7개의 심볼들을 입력하고, 입력된 7개의 신호앞에 '0'을 삽입함으로써 월시부호형태의 8개의 심볼들을 출력한다. 상기와 같은 0삽입과정을 예를 들어 설명하면, 0삽입기 510에 7개의 심볼 $c_1, c_2, c_3, c_4, c_5, c_6, c_7$ 이 입력되면, 상기 심볼열의 맨 앞에 0이 삽입되어 $0, c_1, c_2, c_3, c_4, c_5, c_6, c_7$ 과 같은 8개의 심볼열이 출력된다. 역하다마드 변환기(IFHT: Inverse Fast Hadamard Transform) 520은 상기 8개의 심볼들을 역하다마드 변환하여 복호화하고, 복호화된 비트들을 출력한다.

<68> 한편 본 발명의 상세한 설명에서는 구체적인 실시 예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 설명된 실시 예에 국한되어 정해져서는 안되며 후술하는 특허청구의 범위뿐만 아니라 이 특허청구의 범위와 균등한 것들에 의해 정해져야 한다.

【발명의 효과】

<69> 상술한 바와 같은 본 발명은 데이터 프레임의 전송속도를 나타내는 RRI의 오류정정 부호기의 성능을 좌우하는 최소거리를 최대한 높임으로써 우수한 성능을 갖는 부호분할 다중접속시스템을 구현할 수 있는 효과가 있다.

【특허청구범위】**【청구항 1】**

가변적인 전송율로 데이터를 서비스하는 부호분할다중접속시스템에서 서비스 도중에 전송율이 변화됨을 나타내는 전송율 가변 지시 정보(RRI)를 부호화하기 위한 장치에 있어서,

상기 전송율 가변 지시 정보에 대응하는 제1 부호어의 특정 위치의 심볼들을 천공하고, 제2 부호어를 발생하는 부호어 발생기와,

상기 제2 부호어를 미리 결정된 수만큼 심볼 반복하는 심볼 반복기와,

상기 심볼 반복기의 출력중 미리 결정된 위치의 심볼들을 천공하고, 부호화 심볼을 발생하는 심볼 천공기를 포함함을 특징으로 하는 장치.

【청구항 2】

가변적인 전송율로 데이터를 서비스하는 부호분할다중접속시스템에서 서비스 도중에 전송율이 변화됨을 나타내는 전송율 가변 지시 정보(RRI)를 부호화하기 위한 방법에 있어서,

상기 전송율 가변 지시 정보에 대응하는 제1 부호어의 특정 위치의 심볼들을 천공하고, 제2 부호어를 발생하는 과정과,

상기 제2 부호어를 미리 결정된 수만큼 심볼 반복하는 과정과,

상기 심볼 반복기의 출력중 미리 결정된 위치의 심볼들을 천공하고, 부호화 심볼을 발생하는 과정을 포함함을 특징으로 하는 방법.

【청구항 3】

가변적인 전송율로 데이터를 서비스하는 부호분할다중접속시스템에서 서비스 도중에 전송율이 변화됨을 나타내는 전송율 가변 지시 정보(RRI)를 부호화하기 위한 장치에 있어서,

상기 전송율 가변 지시 정보에 대응하는 제1 부호어의 특정 위치의 심볼들을 천공하고, 제2 부호어를 발생하는 부호어 발생기와,

상기 제2 부호어를 미리 결정된 수만큼 심볼 반복하고, 상기 반복된 심볼들중에서 미리 결정된 수만큼의 심볼들로 구성되는 부호화 심볼을 발생하는 심볼 반복기를 포함함을 특징으로 하는 장치.

【청구항 4】

가변적인 전송율로 데이터를 서비스하는 부호분할다중접속시스템에서 서비스 도중에 전송율이 변화됨을 나타내는 전송율 가변 지시 정보(RRI)를 부호화하기 위한 방법에 있어서,

상기 전송율 가변 지시 정보에 대응하는 제1 부호어의 특정 위치의 심볼들을 천공하고, 제2 부호어를 발생하는 과정과,

상기 제2 부호어를 미리 결정된 수만큼 심볼 반복하고, 상기 반복된 심볼들중에서

미리 결정된 수만큼의 심볼들로 구성되는 부호화 심볼을 발생하는 과정을 포함함을 특징으로 하는 방법.

【청구항 5】

가변적인 전송율로 데이터를 서비스하는 부호분할다중접속시스템에서 서비스 도중에 전송율이 변화됨을 나타내는 전송율 가변 지시 정보(RRI)를 포함하는 수신정보로부터 상기 전송율 가변 지시 정보를 복호화하기 위한 장치에 있어서,

상기 수신정보에 포함된 심볼들을 누적하여 미리 결정된 수만큼의 심볼을 출력하는 심볼 누적기와,

상기 심볼 누적기로부터의 출력 심볼에 제로를 삽입하고, 미리 결정된 수의 심볼들을 가지는 심볼열을 출력하는 제로 삽입기와,

상기 심볼열을 복호화하고, 상기 전송율 가변 지시 정보를 출력하는 복호기를 포함함을 특징으로 하는 장치.

【청구항 6】

가변적인 전송율로 데이터를 서비스하는 부호분할다중접속시스템에서 서비스 도중에 전송율이 변화됨을 나타내는 전송율 가변 지시 정보(RRI)를 포함하는 수신정보로부터 상기 전송율 가변 지시 정보를 복호화하기 위한 방법에 있어서,

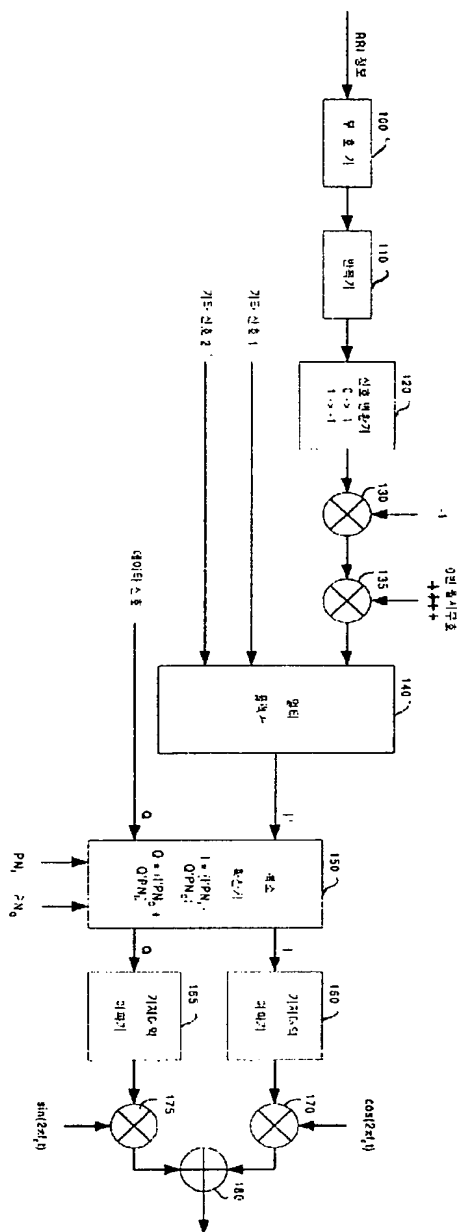
상기 수신정보에 포함된 심볼들을 누적하여 미리 결정된 수만큼의 심볼을 출력하는 과정과,

상기 심볼 누적기로부터의 출력 심볼에 제로를 삽입하고, 미리 결정된 수의 심볼들을 가지는 심볼열을 출력하는 과정과,

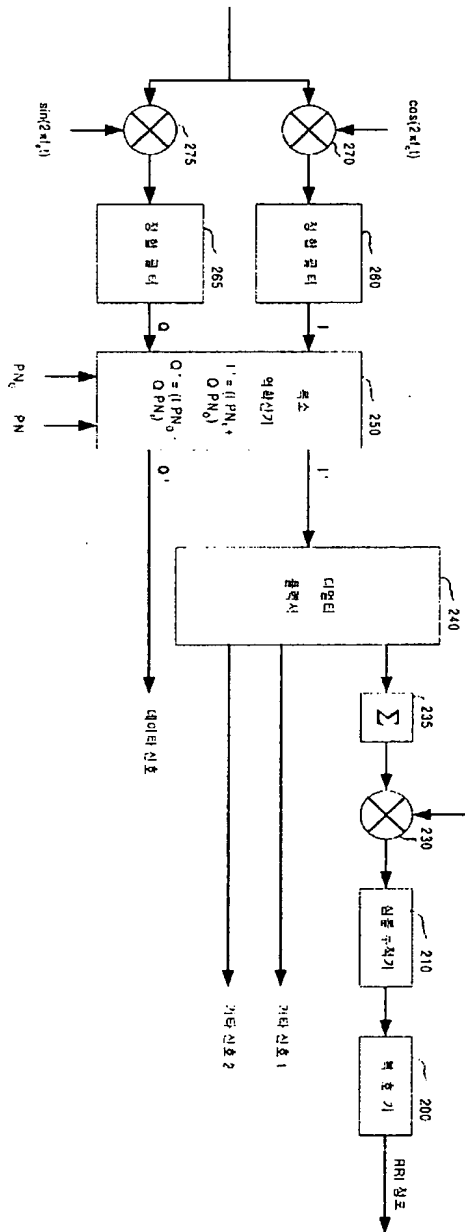
상기 심볼열을 복호화하고, 상기 전송을 가변 지시 정보를 출력하는 과정을 포함함을 특징으로 하는 방법.

【도면】

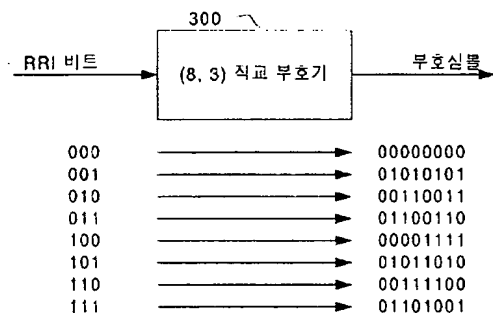
【도 1】



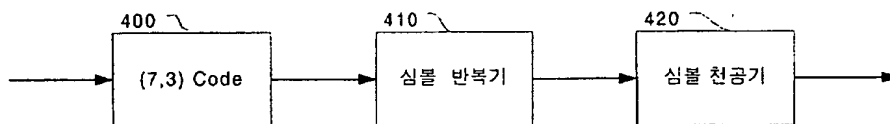
【도 2】



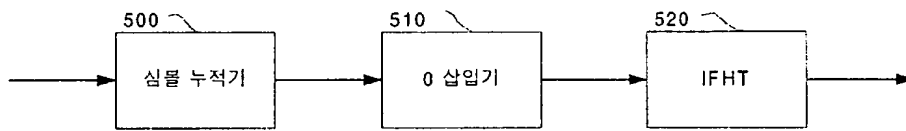
【도 3】



【도 4】



【도 5】



【도 6】

